

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-307057

(43)Date of publication of application : 02.11.2000

(51)Int.Cl.

H01L 25/065

H01L 25/07

H01L 25/18

H01L 21/60

(21)Application number : 2000-004034

(71)Applicant : SHARP CORP

(22)Date of filing : 12.01.2000

(72)Inventor : YANO YUJI
NAMII ATSUYA

(30)Priority

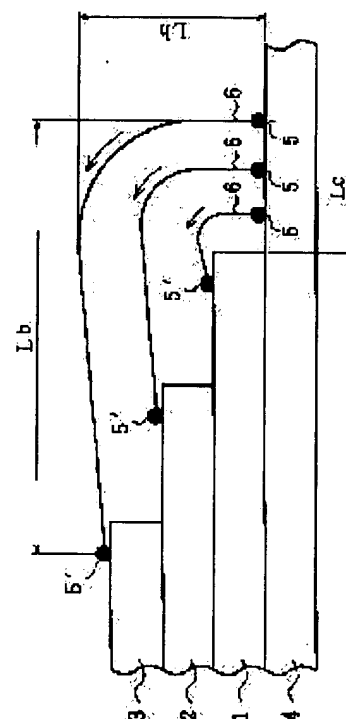
Priority number : 11038909 Priority date : 17.02.1999 Priority country : JP

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the size of a package, and to assure sufficient clearance between wires while constraint on combination of semiconductor chips which are laminated is reduced.

SOLUTION: Semiconductor chips 1, 2, and 3 are connected to a substrate 4 by a reverse method of a ball bonding method. Specifically, after fast bonding to the bonding pad on the substrate 4, a gold wire is led to the bonding pad of the laminated semiconductor chip 1 for second bonding, to form a wire 6 which connects the semiconductor chip 1 to the substrate 4. Similarly, the semiconductor chips 2 and 3 are sequentially connected to the substrate 4 from a lower layer.



LEGAL STATUS

[Date of request for examination]

09.07.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-307057

(P2000-307057A)

(43) 公開日 平成12年11月2日 (2000. 11. 2)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
H 0 1 L 25/065		H 0 1 L 25/08	Z 5 F 0 4 4
25/07		21/60	3 0 1 D
25/18			
21/60	3 0 1		

審査請求 未請求 請求項の数18 O L (全 17 頁)

(21) 出願番号 特願2000-4034 (P2000-4034)

(22) 出願日 平成12年1月12日 (2000. 1. 12)

(31) 優先権主張番号 特願平11-38909

(32) 優先日 平成11年2月17日 (1999. 2. 17)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 矢野 祐司
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72) 発明者 並井 厚也
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(74) 代理人 100080034
弁理士 原 謙三

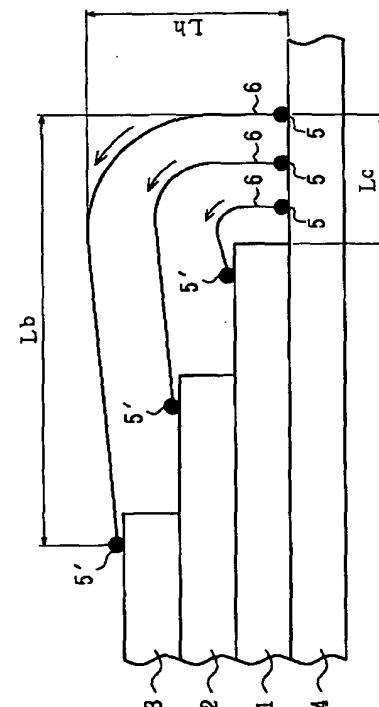
Fターム (参考) 5F044 AA07 AA12 AA18 CC05 CC07
EE02 EE20 FF04 JJ03

(54) 【発明の名称】 半導体装置、およびその製造方法

(57) 【要約】

【課題】 パッケージを小型化するとともに、ワイヤ間のクリアランスを十分に確保し、かつ積層される半導体チップの組み合わせの制約を小さくする。

【解決手段】 半導体チップ1、2、3と基板4とをボールボンディング法のリバース法により接続する。具体的には、基板4上のボンディングパッドにファースト・ボンディングした後、積層された半導体チップ1のボンディングパッドへ金線を導き、セカンド・ボンディングして、半導体チップ1と基板4とを接続するワイヤ6を形成する。同様に、下層から順に半導体チップ2、3と基板4とを接続する。



【特許請求の範囲】

【請求項1】基板上に半導体チップが積層された半導体装置の製造工程において、基板および半導体チップをボールボンディング法によるワイヤボンディングにより接続する工程中に、

基板および半導体チップからなる複数層のうちの異なる二層を、該二層のうちの最下層上のボンディングパッドにワイヤをファースト・ボンディングした後、該二層のうちの最上層上のボンディングパッドにワイヤをセカンド・ボンディングして、接続する工程を含むことを特徴とする半導体装置の製造方法。

【請求項2】上記の基板および半導体チップからなる複数層のうちの異なる二層を、該二層のうちの最上層上のボンディングパッドにワイヤをファースト・ボンディングした後、該二層のうちの最下層上のボンディングパッドにワイヤをセカンド・ボンディングして、接続する工程を含むことを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】上記基板とそのすぐ上の上記半導体チップとを、該半導体チップ上のボンディングパッドにワイヤをファースト・ボンディングした後、該基板上のボンディングパッドにワイヤをセカンド・ボンディングして、接続する工程と、

該基板とその他の上記半導体チップとを、該基板上のボンディングパッドにワイヤをファースト・ボンディングした後、該半導体チップ上のボンディングパッドにワイヤをセカンド・ボンディングして、接続する工程とを含むことを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項4】上記の基板および半導体チップからなる複数層のうちの異なる三層を、その中間層のボンディングパッドを共通にしてワイヤボンディングにより接続する際に、

該三層のうちの最下層上のボンディングパッドにワイヤをファースト・ボンディングした後、該中間層上のボンディングパッドにワイヤをセカンド・ボンディングして該最下層と該中間層とを接続する工程と、

該三層のうちの最上層上のボンディングパッドにワイヤをファースト・ボンディングした後、該中間層上のボンディングパッドにワイヤをセカンド・ボンディングして該最上層と該中間層とを接続する工程とを含むことを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項5】上記の基板および半導体チップからなる複数層のうちの異なる三層を、その中間層のボンディングパッドを共通にしてワイヤボンディングにより接続する際に、

該三層のうちの最上層上のボンディングパッドにワイヤをファースト・ボンディングした後、該中間層上のボンディングパッドにワイヤをセカンド・ボンディングして該最上層と該中間層とを接続する工程と、

該三層のうちの中間層上のボンディングパッドにワイヤをファースト・ボンディングした後、該最下層上のボンディングパッドにワイヤをセカンド・ボンディングして該中間層と該最下層とを接続する工程とを含むことを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項6】上記の基板および半導体チップからなる複数層のうちの異なる三層を、その中間層のボンディングパッドを共通にしてワイヤボンディングにより接続する際に、

該三層のうちの最下層上のボンディングパッドにワイヤをファースト・ボンディングした後、該中間層上のボンディングパッドにワイヤをセカンド・ボンディングして該最下層と該中間層とを接続する工程と、

該三層のうちの中間層上のボンディングパッドにワイヤをファースト・ボンディングした後、該最上層上のボンディングパッドにワイヤをセカンド・ボンディングして該中間層と該最上層とを接続する工程とを含むことを特徴とする請求項1または2に記載の半導体装置の製造方法。

【請求項7】上記半導体チップ上のボンディングパッドにバンプを形成する工程を含むことを特徴とする請求項1から6の何れかに記載の半導体装置の製造方法。

【請求項8】上記の下層あるいは最下層が上記基板であることを特徴とする請求項1から7の何れかに記載の半導体装置の製造方法。

【請求項9】基板および該基板上に積層された半導体チップがボールボンディング法によるワイヤボンディングによって接続されてなる半導体装置であって、基板および半導体チップからなる複数層のうちの異なる二層は、該二層のうちの最下層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該二層のうちの最上層上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されていることを特徴とする半導体装置。

【請求項10】上記の基板および半導体チップからなる複数層のうちの異なる二層は、該二層のうちの最上層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該二層のうちの最下層上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されていることを特徴とする請求項9に記載の半導体装置。

【請求項11】上記の基板とそのすぐ上の上記半導体チップとは、該半導体チップ上のボンディングパッドがワイヤでファースト・ボンディングされた後、該基板上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されており、

該基板とその他の上記半導体チップとは、該基板上のボンディングパッドがワイヤでファースト・ボンディングされた後、該半導体チップ上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されていることを特徴とする請求項10に記載の半導体装置。

【請求項12】上記の基板および半導体チップからなる複数層のうちの異なる三層は、該三層のうちの最下層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該中間層上のボンディングパッドがワイヤでセカンド・ボンディングされて該最下層と該中間層とが接続され、該三層のうちの最上層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該中間層上のボンディングパッドがワイヤでセカンド・ボンディングされて該最上層と該中間層とが接続されて、該中間層のボンディングパッドを共通にしてワイヤボンディングにより接続されていることを特徴とする請求項10に記載の半導体装置。

【請求項13】上記の基板および半導体チップからなる複数層のうちの異なる三層は、該三層のうちの最上層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該中間層上のボンディングパッドがワイヤでセカンド・ボンディングされて該最上層と該中間層とが接続され、該三層のうちの中間層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該最下層上のボンディングパッドがワイヤでセカンド・ボンディングされて該中間層と該最下層とが接続されて、該中間層のボンディングパッドを共通にしてワイヤボンディングにより接続されていることを特徴とする請求項10に記載の半導体装置。

【請求項14】上記の基板および半導体チップからなる複数層のうちの異なる三層は、該三層のうちの最下層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該中間層上のボンディングパッドがワイヤでセカンド・ボンディングされて該最下層と該中間層とが接続され、該三層のうちの中間層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該最上層上のボンディングパッドがワイヤでセカンド・ボンディングされて該中間層と該最上層とが接続されて、該中間層のボンディングパッドを共通にしてワイヤボンディングにより接続されていることを特徴とする請求項9または10に記載の半導体装置。

【請求項15】上記半導体チップのボンディングパッドにバンパが形成されていることを特徴とする請求項9から14の何れかに記載の半導体装置。

【請求項16】上記の下層あるいは最下層が上記基板であることを特徴とする請求項9から15の何れかに記載の半導体装置。

【請求項17】上記の基板および半導体チップの各層は、ボンディングパッドの配置を上下に隣接する層と揃えて積層されていることを特徴とする請求項9から16の何れかに記載の半導体装置。

【請求項18】チップ・サイズ・パッケージ構造を有す

ることを特徴とする請求項9から17の何れかに記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数個の半導体チップを積層させたスタックドパッケージに用いられる半導体装置、およびその製造方法に関するものである。

【0002】

【従来の技術】携帯機器をはじめ、電子機器に求められる小型化、軽量化、高機能化の要求に応えるものの一つとして、複数個の半導体チップを積層させるスタックドパッケージがある。

【0003】このスタックドパッケージの組み立ての際、半導体チップと基板との間の電氣的接合を行うワイヤボンディング方法には、金線を用いるボールボンディング（ネイルヘッドボンディング）法、あるいはアルミ線を用いるウェッジボンディング法が用いられている。

【0004】ウェッジボンディング法は、ワイヤ方向に方向性があるため放射状にループを形成するためには、ボンディングヘッドまたは基板を回転させる必要がある。また、ウェッジボンディング法では、上層の半導体チップが小さい場合、ワイヤに屈曲などのクセを持たせることが困難であるため、基板上のボンディングパッドを最下層の半導体チップの端から離れた位置に設ける必要がある。その結果、パッケージのサイズが大きくなる。なお、ウェッジボンディング法では、半導体チップ上のボンディングパッドにワイヤをファースト・ボンディングし、基板上のボンディングパッドにセカンド・ボンディングするフォワード法が一般的である。

【0005】そこで、パッケージを小型化するために、ワイヤの接続の順を逆に、すなわち、ファースト・ボンディングを基板上のボンディングパッドに行い、積層された上層の半導体チップのボンディングパッドにセカンド・ボンディングを行うリバース法が用いられている（公開特許公報「特開平10-116849号公報（公開日：平成10年（1998）5月6日）」）。リバース法では、ワイヤを肩を張ったような形にすることができるので、基板上のボンディングパッドを最下層の半導体チップの端の近くに配置できる。その結果、パッケージを小型化できる。

【0006】しかし、ウェッジボンディング法のリバース法は、上層の半導体チップの大きさが下層の半導体チップと同程度の場合には効果的であるが、上層の半導体チップが下層の半導体チップより小さい場合にはワイヤが長くなる。その上、ウェッジボンディングに使用されるアルミ線は押しつぶされて接続されることから、ワイヤのループ形状を変えるためにファースト・ボンディング後にワイヤを上下に振ると接続部が弱くなる。ゆえに、ウェッジボンディング法のリバース法では、ワイヤを直角に近い角度で曲げることが困難であり、肩が丸み

のある大きな円弧状になるため、小型化が困難である。

【0007】一方、ボールボンディング法は、ワイヤ方向に方向性がないため、基板等の回転が不要であり、ループ形成の速度が速く、量産性に優れている。また、ワイヤ方向を自由に設定することができるので、基板上のボンディングパッドの配置に自由度が大きい。さらに、同一ボンディングパッドにセカンド・ボンディングすることが可能である。

【0008】すなわち、ボールボンディング法は、図9(a)に示すように、ワイヤに屈曲などのクセを持たせることが容易であり、基板上のボンディングパッドを最下層の半導体チップの端に近い位置の配置できるため、小型化に適したボンディング方法である。

【0009】

【発明が解決しようとする課題】ここで、上記ボールボンディング法において、半導体チップと基板とをボンディングする方法としては、半導体チップ上のボンディングパッドにワイヤをファースト・ボンディングし、基板上のボンディングパッドにセカンド・ボンディングするフォワード法が一般的である。

【0010】しかし、図9(a)に示すように、フォワード法によるボンディングでは、通常、フラット長 L_a はワイヤ長 L_b の半分程度の長さにしかならない。そのため、半導体チップ1よりも上方の半導体チップ2、3と基板4とのボンディングにフォワード法を用いると、下層のワイヤとのクリアランスを保つためには、下層のセカント・ボンディング位置との距離を十分にとる必要がある。その結果、最下層の半導体チップ1の端から基板4上のボンディングパッドまでの距離 L_c が大きくなり、パッケージが大きくなってしまう。

【0011】この点、図9(b)に示すように、上層の半導体チップ2、3の端を下層の半導体チップ1の端に近づければ、フラット長 L_a が短くなるので、ワイヤ長 L_b も短くて、距離 L_c も小さくできるため、パッケージを小型化することができる。しかし、基板4の反対側ではボンディングパッドが遠ざかるため、反対側の距離 L_c が逆に大きくなってしまふ。また、距離 L_c を小さくするために、上層の半導体チップ2、3を大きくすると、チップの歩留りが悪くなるため、この方法も採用できない。

【0012】さらに、ファースト・ボンディングの際、ワイヤに肩状の屈曲をもたせるために、キャピラリは基板のボンディングパッド側とは逆の方向に動く必要がある。このとき、キャピラリと上層の半導体チップ端との接触(図10(a))や、ワイヤと上層の半導体チップ端との接触(図10(b))の危険があるため、下層部の半導体チップのボンディングパッドと上層部の半導体チップ端との間には、十分な距離が必要となる。

【0013】以上のように、従来の上記フォワード法によるワイヤボンディング方法では、多層半導体装置のワ

イヤボンディングに際して、積層される半導体チップの組み合わせの制約が大きくなるという問題が生ずる。

【0014】本発明は、上記の問題点を解決するためになされたもので、その目的は、パッケージを小型化するとともに、ワイヤ間のクリアランスを十分に確保でき、かつ積層される半導体チップの組み合わせの制約を小さくすることができる半導体装置、およびその製造方法を提供することにある。

【0015】

10 【課題を解決するための手段】本発明の半導体装置の製造方法は、上記の課題を解決するために、基板上に半導体チップが積層された半導体装置の製造工程において、基板および半導体チップをボールボンディング法によるワイヤボンディングにより接続する工程中に、基板および半導体チップからなる複数層のうちの異なる二層を、該二層のうちの下層上のボンディングパッドにワイヤをファースト・ボンディングした後、該二層のうちの上層上のボンディングパッドにワイヤをセカンド・ボンディングして、接続する工程を含むことを特徴としている。

20 【0016】また、本発明の半導体装置は、上記の課題を解決するために、基板および該基板上に積層された半導体チップがボールボンディング法によるワイヤボンディングによって接続されてなる半導体装置であって、基板および半導体チップからなる複数層のうちの異なる二層は、該二層のうちの下層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該二層のうちの上層上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されていることを特徴としている。

30 【0017】上記の方法および構成により、基板および半導体チップからなる複数層のうちの異なる二層のワイヤボンディングを下層上のボンディングパッドから上層上のボンディングパッドへワイヤを形成するリバース法で行うことによって、リバース法とはワイヤの形成方向(順序)が逆であるフォワード法よりも、ワイヤ長が長くてもワイヤ高を低く抑えて安定したボンディングが可能となる。また、ファースト・ボンディングの部位からワイヤがほぼ垂直に立ち上がることから、ワイヤ間のクリアランスが確保し易い。また、ワイヤに肩状の屈曲をもたせるために、ファースト・ボンディング時にキャピラリが半導体チップとは逆の方向に動く必要があるが、この方向には半導体チップ(上層)がないので基板(下層)上のボンディングパッドを詰めて配置することができる。

40 【0018】また、半導体チップへセカンド・ボンディングする際、キャピラリが隣接する上層の半導体チップの方向に流されことなく垂直に移動するため、セカンド・ボンディングする半導体チップのボンディングパッドと隣接する上層の半導体チップのエッジとの間のクリアランスを小さくでき、積層する半導体チップの組み合

わせへの制約を小さくすることができる。

【0019】したがって、積層された半導体チップと基板との接続の際に、ボールボンディング法においてリバース法を用いることにより、パッケージを小型化するとともに、ワイヤ間のクリアランスを十分に確保でき、かつ、積層される半導体チップの組み合わせの制約を小さくすることができる。

【0020】本発明の半導体装置の製造方法は、上記の課題を解決するために、さらに、上記の基板および半導体チップからなる複数層のうちの異なる二層を、該二層 10 のうちの上層上のボンディングパッドにワイヤをファースト・ボンディングした後、該二層のうちの下層上のボンディングパッドにワイヤをセカンド・ボンディングして、接続する工程を含むことを特徴としている。

【0021】また、本発明の半導体装置は、上記の課題を解決するために、さらに、上記の基板および半導体チップからなる複数層のうちの異なる二層は、該二層のうちの 20 の上層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該二層のうちの下層上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されていることを特徴としている。

【0022】上記の方法および構成により、さらに、基板および半導体チップからなる複数層のうちの異なる二層のワイヤボンディングを上層上のボンディングパッドから下層上のボンディングパッドへワイヤを形成するフォワード法で形成されたワイヤの上方に、上記リバース法によるワイヤを形成することができる。

【0023】よって、フォワード法で形成された下方のワイヤとリバース法で形成された上方のワイヤとの間に、クリアランスを容易に確保することができる。すな 30 わち、リバース法で形成されたワイヤが下層からほぼ垂直に立ち上がる形状となるのに対して、フォワード法で形成されたワイヤは下層から半導体チップ寄りに傾いて立ち上がる形状となる。

【0024】したがって、フォワード法で形成されたワイヤの上方に、リバース法によってワイヤを形成すると、上方（リバース法）のワイヤを導くキャピラリを、 40 下方（フォワード法）のワイヤの傾き分だけ、半導体チップ寄りに動かすことができる。すなわち、基板上のファースト・ボンディングの位置を半導体チップ寄りに寄せることができるので、パッケージを小型化することが可能となる（図3の距離D分）。

【0025】また、フォワード法では、基板にバンプを形成する必要がないため、その分の製造時間を短縮できるとともに、ワイヤ材の消費量を抑えることができる。

【0026】本発明の半導体装置の製造方法は、上記の課題を解決するために、さらに、上記基板とそのすぐ上 50 の上記半導体チップとを、該半導体チップ上のボンディングパッドにワイヤをファースト・ボンディングした後、該基板上のボンディングパッドにワイヤをセカンド

・ボンディングして、接続する工程と、該基板とその他の上記半導体チップとを、該基板上のボンディングパッドにワイヤをファースト・ボンディングした後、該半導体チップ上のボンディングパッドにワイヤをセカンド・ボンディングして、接続する工程とを含むことを特徴としている。

【0027】また、本発明の半導体装置は、上記の課題を解決するために、さらに、上記の基板とそのすぐ上の 10 上記半導体チップとは、該半導体チップ上のボンディングパッドがワイヤでファースト・ボンディングされた後、該基板上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されており、該基板とその他の上記半導体チップとは、該基板上のボンディングパッドがワイヤでファースト・ボンディングされた後、該半導体チップ上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されていることを特徴として 20 いる。

【0028】上記の方法および構成により、さらに、基板とすぐ上の半導体チップとを接続するワイヤをフォワード法によって形成し、その上方に、基板とその他の半導体チップとを接続するワイヤをリバース法によって形成することができる。よって、上方（リバース法）のワイヤを導くキャピラリを、下方（フォワード法）のワイヤの傾き分だけ、半導体チップ寄りに動かすことができ 30 る。

【0029】したがって、基板上のファースト・ボンディングの位置を半導体チップ寄りに寄せることができるので、パッケージを小型化することが可能となる（図3の距離D分）。また、フォワード法では、基板にバンプを形成する必要がないため、その分の製造時間を短縮できるとともに、ワイヤ材の消費量を抑えることができ 40 る。

【0030】本発明の半導体装置の製造方法は、上記の課題を解決するために、さらに、上記の基板および半導体チップからなる複数層のうちの異なる三層を、その中間層のボンディングパッドを共通にしてワイヤボンディングにより接続する際に、該三層のうちの最下層上のボンディングパッドにワイヤをファースト・ボンディングした後、該中間層上のボンディングパッドにワイヤをセカンド・ボンディングして該最下層と該中間層とを接続する工程と、該三層のうちの最上層上のボンディングパッドにワイヤをファースト・ボンディングした後、該中間層上のボンディングパッドにワイヤをセカンド・ボンディングして該最上層と該中間層とを接続する工程とを含むことを特徴としている。

【0031】また、本発明の半導体装置は、上記の課題を解決するために、さらに、上記の基板および半導体チップからなる複数層のうちの異なる三層は、該三層のうちの最下層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該中間層上のボンディング 50

パッドがワイヤでセカンド・ボンディングされて該最下層と該中間層とが接続され、該三層のうちの最上層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該中間層上のボンディングパッドがワイヤでセカンド・ボンディングされて該最上層と該中間層とが接続されて、該中間層のボンディングパッドを共通にしてワイヤボンディングにより接続されていることを特徴としている。

【0032】なお、上記の方法および構成を、「第一の方法および構成」とする。

【0033】本発明の半導体装置の製造方法は、上記の課題を解決するために、さらに、上記の基板および半導体チップからなる複数層のうちの異なる三層を、その中間層のボンディングパッドを共通にしてワイヤボンディングにより接続する際に、該三層のうちの最上層上のボンディングパッドにワイヤをファースト・ボンディングした後、該中間層上のボンディングパッドにワイヤをセカンド・ボンディングして該最上層と該中間層とを接続する工程と、該三層のうちの中間層上のボンディングパッドにワイヤをファースト・ボンディングした後、該最下層上のボンディングパッドにワイヤをセカンド・ボンディングして該中間層と該最下層とを接続する工程とを含むことを特徴としている。

【0034】また、本発明の半導体装置は、上記の課題を解決するために、さらに、上記の基板および半導体チップからなる複数層のうちの異なる三層は、該三層のうちの最上層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該中間層上のボンディングパッドがワイヤでセカンド・ボンディングされて該最上層と該中間層とが接続され、該三層のうちの中間層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該最下層上のボンディングパッドがワイヤでセカンド・ボンディングされて該中間層と該最下層とが接続されて、該中間層のボンディングパッドを共通にしてワイヤボンディングにより接続されていることを特徴としている。

【0035】なお、上記の方法および構成を、「第二の方法および構成」とする。

【0036】本発明の半導体装置の製造方法は、上記の課題を解決するために、さらに、上記の基板および半導体チップからなる複数層のうちの異なる三層を、その中間層のボンディングパッドを共通にしてワイヤボンディングにより接続する際に、該三層のうちの最下層上のボンディングパッドにワイヤをファースト・ボンディングした後、該中間層上のボンディングパッドにワイヤをセカンド・ボンディングして該最下層と該中間層とを接続する工程と、該三層のうちの中間層上のボンディングパッドにワイヤをファースト・ボンディングした後、該最上層上のボンディングパッドにワイヤをセカンド・ボンディングして該中間層と該最上層とを接続する工程とを

含むことを特徴としている。

【0037】また、本発明の半導体装置は、上記の課題を解決するために、さらに、上記の基板および半導体チップからなる複数層のうちの異なる三層は、該三層のうちの最下層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該中間層上のボンディングパッドがワイヤでセカンド・ボンディングされて該最下層と該中間層とが接続され、該三層のうちの中間層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該最上層上のボンディングパッドがワイヤでセカンド・ボンディングされて該中間層と該最上層とが接続されて、該中間層のボンディングパッドを共通にしてワイヤボンディングにより接続されていることを特徴としている。

【0038】なお、上記の方法および構成を、「第三の方法および構成」とする。

【0039】上記の第一から第三の方法および構成によれば、さらに、半導体チップおよび基板からなる複数層のうちの異なる三層を中間層のボンディングパッドを共通にして接続することによって、基板上のボンディングパッドの数を3つから2つに削減できるため、パッケージを小型化することができる。また、上記三層のうちの最上層と中間層とを接続するワイヤが最下層と最上層とを直接接続するワイヤよりも短いため、製造時間を短縮できるとともに、ワイヤ材の消費量を抑制でき、さらに、樹脂封止時のワイヤの変形を防止することができる。加えて、ワイヤの上方にさらにワイヤを形成する必要がないため、上下のワイヤが接触する危険性もない。

【0040】特に、上記第三の方法および構成によれば、最上層と中間層とを接続するワイヤを形成する際、キャピラリは最上層のボンディングパッド側とは逆の方向に動くが、最下層と中間層とを接続するワイヤの中間層のボンディングパッドからの立ち上がりが緩やかであるため、中間層と最下層とを接続するワイヤとキャピラリもしくはワイヤとが接触する可能性が少ない。よって、第三の方法および構成は、第一・第二の方法および構成に比べても、積層される半導体チップの組み合わせの制約が小さい。

【0041】本発明の半導体装置の製造方法は、上記の課題を解決するために、さらに、上記半導体チップ上のボンディングパッドにバンプを形成する工程を含むことを特徴としている。

【0042】また、本発明の半導体装置は、上記の課題を解決するために、さらに、上記半導体チップのボンディングパッドにバンプが形成されていることを特徴としている。

【0043】上記の方法および構成により、さらに、半導体チップのボンディングパッドにセカンド・ボンディングする際に、あらかじめボールボンディング法に用いるワイヤ材でバンプを形成しておくことによって、セカ

10

20

30

40

50

ンド・ボンディングによる半導体チップのボンディングパッドへのダメージを軽減することができる。

【0044】すなわち、本発明の半導体装置の製造方法は、上記第一の方法に加えて、上記中間層上のボンディングパッドにバンプを形成する工程と、上記セカンド・ボンディングを該バンプ上に行う工程とを含んでいてもよい。

【0045】また、本発明の半導体装置は、上記第一の構成に加えて、上記中間層上のボンディングパッドには、上記セカンド・ボンディングが行われるバンプが形成されていてもよい。

【0046】また、本発明の半導体装置の製造方法は、上記第二の方法に加えて、上記中間層上のボンディングパッドにバンプを形成する工程と、上記最上層と該中間層とを接続するワイヤの上記セカンド・ボンディングを該バンプ上に行う工程と、該中間層と上記最下層とを接続するワイヤの上記ファースト・ボンディングを該バンプ上に行う工程とを含んでいてもよい。

【0047】また、本発明の半導体装置は、上記第二の構成に加えて、上記中間層上のボンディングパッドには、上記最上層と該中間層とを接続するワイヤの上記セカンド・ボンディング、および、該中間層と上記最下層とを接続するワイヤの上記ファースト・ボンディングが行われるバンプが形成されていてもよい。

【0048】また、本発明の半導体装置の製造方法は、上記第三の方法に加えて、上記中間層上のボンディングパッドにバンプを形成する工程と、上記最下層と該中間層とを接続するワイヤの上記セカンド・ボンディングを該バンプ上に行う工程と、該中間層と上記最上層とを接続するワイヤの上記ファースト・ボンディングを該バンプ上に行う工程とを含んでいてもよい。

【0049】また、本発明の半導体装置は、上記第三の構成に加えて、上記中間層上のボンディングパッドには、上記最下層と該中間層とを接続するワイヤの上記セカンド・ボンディング、および、該中間層と上記最上層とを接続するワイヤの上記ファースト・ボンディングが行われるバンプが形成されていてもよい。

【0050】本発明の半導体装置の製造方法は、上記の課題を解決するために、さらに、上記の下層あるいは最下層が上記基板であることを特徴としている。

【0051】また、本発明の半導体装置は、上記の課題を解決するために、さらに、上記の下層あるいは最下層が上記基板であることを特徴としている。

【0052】上記の方法および構成により、さらに、基板と半導体チップとを接続する際に、ボールボンディング法およびリパース法を用いることにより、パッケージを小型化するとともに、ワイヤ間のクリアランスを十分に確保でき、かつ、積層される半導体チップの組み合わせの制約を小さくすることができる。

【0053】したがって、積層されている半導体チップ

のボンディングパッドの数だけボンディングパッドが設けられる基板を下層とする場合には、特に好適に用いることができる。

【0054】本発明の半導体装置は、上記の課題を解決するために、さらに、上記の基板および半導体チップの各層は、ボンディングパッドの配置を上下に隣接する層と揃えて積層されていることを特徴としている。

【0055】上記の構成により、さらに、基板および半導体チップのボンディングパッドが上下に隣接する層と揃っているため、異なる三層以上の層を中間層のボンディングパッドを共通にして接続することができる。

【0056】したがって、基板上のボンディングパッドの数を削減できるため、パッケージを小型化できる。また、例えば三層のうちの最上層と中間層とを接続するワイヤが最下層と最上層とを直接接続するワイヤよりも短いため、製造時間を短縮できるとともに、ワイヤ材の消費量を抑制でき、さらに、樹脂封止時のワイヤ流れにも有効である。

【0057】本発明の半導体装置は、上記の課題を解決するために、さらに、チップ・サイズ・パッケージ構造を有することを特徴としている。

【0058】上記の構成により、さらに、半導体装置を半導体チップと同程度の大きさにまで小型化することができるという効果を得ることができる。

【0059】

【発明の実施の形態】本発明の一実施の形態について図1から図8に基づいて説明すれば、以下のとおりである。

【0060】図1に示すように、本実施の形態に係る半導体装置は、第1層の半導体チップ1と、第2層の半導体チップ2と、第3層の半導体チップ3とが、この順に基板4上に積層され、それぞれのボンディングパッド同士がボールボンディング法を用いて接続された三層構造の多層半導体装置である。

【0061】具体的には、キャピラリ（ボンディングキャピラリ）に通された金のワイヤ6の先端を溶融してボールを形成し、このボールを半導体チップ1、2、3および基板4のボンディングパッド上加熱圧着することによって接続されている。なお、ワイヤボンディングの接続は下層から順に行う。また、ワイヤは金線に限定されず、銅線などを使用することができる。

【0062】図1では、半導体チップ1、2、3と基板4との接続はすべてリパース法で行われている。すなわち、第一に、金のワイヤをキャピラリに通し、ワイヤ先端をトーチで溶融して金ボールを形成し、半導体チップ1のボンディングパッドに金ボールを圧着し、金ボールの付け根でワイヤを切断して、金バンプ5'を形成する。第二に、同様にワイヤを溶融して形成した金ボール5を基板4のボンディングパッドに圧着してファースト・ボンディングを行う。第三に、半導体チップ1のボン

ディングパッドへ金線を導き、ボンディングパッド上の金バンプ5'にセカンド・ボンディングを行うことによって、半導体チップ1と基板4とを接続するワイヤ6を形成する。つづいて、半導体チップ1と同様の手順で、半導体チップ2と基板4とを接続するワイヤ6を形成し、最後に同様の手順で、半導体チップ3と基板4とを接続するワイヤ6を形成する。

【0063】リバース法は、ワイヤ長 l_b が長くなってもフォワード法よりもワイヤ高 l_h を低く抑えて安定したボンディングができるとともに、ファースト・ボンディング部からほぼ垂直にワイヤ6が立ち上がることから、ワイヤ6同士の間のクリアランスが確保し易い。また、ワイヤ6に肩状の屈曲をもたせるために、ファースト・ボンディング時に、キャピラリが半導体チップ1、2、3とは逆の方向に動く必要があるが、この方向には半導体チップがないので基板4上のボンディングパッドを詰めて配置することができる。

【0064】また、半導体チップ1、2へセカンド・ボンディングする際、キャピラリが隣接する上層の半導体チップ2、3の方向に流されることなく垂直に移動するため、半導体チップ1、2のボンディングパッドと隣接する上層の半導体チップ2、3のエッジとの間のクリアランスを小さくでき、積層する半導体チップの組み合わせへの制約を小さくすることができる。

【0065】図1では、半導体チップ1、2、3上のボンディングパッドにセカンド・ボンディングする際に、ボールボンディング法に用いる金線のボール部で金バンプ5'が形成されている。金バンプ5'は押しつぶしても押しつぶさなくてもどちらでもよい。また、半導体チップ1、2、3のボンディングパッドにバンプを形成し

なくてもよい。

【0066】ここで、ファースト・ボンディングの時には、キャピラリ（治具）に保持されたワイヤの先端が熔融されて金ボール5が形成されているため、金ボール5を圧着するキャピラリによる圧力が金ボール5で吸収される結果、ボンディングパッドに圧力がかからず、半導体チップ1、2、3のボンディングパッドはダメージを受けない。これに対して、セカンド・ボンディングの時には、ワイヤの先端に金ボール5のようなボール部が形成されていないので、キャピラリの圧力がかかり半導体チップ1、2、3のボンディングパッドはダメージを受ける。この点について、セカンド・ボンディングする半導体チップ1、2、3のボンディングパッド上に金線のボール部で金バンプ5'をあらかじめ形成しておくことにより、セカンド・ボンディングによる半導体チップ1、2、3のボンディングパッドへのダメージを軽減することができる。なお、基板4には半導体素子が形成されていないので、基板4上に金バンプ5'を形成する必要はない。

【0067】また、図2に示すように、本実施の形態に

係る半導体装置は、第1層の半導体チップ1と基板4とをフォワード法によりボンディングし、残りの第2層および第3層の半導体チップ2、3と基板4とをリバース法でボンディングすることもできる。

【0068】すなわち、第一に、半導体チップ1のボンディングパッド上に金ボール5でファースト・ボンディングを行った後、基板4のボンディングパッドへ金線を導き、セカンド・ボンディングを行うことによって、半導体チップ1と基板4とを接続するワイヤ7を形成している。第二に、二層目の半導体チップ2のボンディングパッド上に金バンプ5'を形成する。第三に、基板4のボンディングパッド上に金ボール5でファースト・ボンディングを行った後、半導体チップ2のボンディングパッドへ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、半導体チップ2と基板4とを接続するワイヤ6を形成している。つづいて、二層目と同様の手順で、三層目の半導体チップ3と基板4とを接続するワイヤ6を形成する。

【0069】なお、半導体チップ2・3のボンディングパッド上に金バンプ5'・5'をそれぞれ形成した後、ワイヤ7を形成し、その後半導体チップ2と基板4とを接続するワイヤ6、半導体チップ3と基板4とを接続するワイヤ6を順に形成することもできる。すなわち、セカンド・ボンディングを行う複数のボンディングパッド上に金バンプ5'をあらかじめ形成しておき、ワイヤのボンディングを連続して行うことも可能である。ただし、この方法では、セカンド・ボンディング時にワイヤ6と金バンプ5'との位置合わせを改めて行う必要があるため、1本のワイヤ6ごとに金バンプ5'を形成する上記の方法の方が有利である。

【0070】このように、第1層の半導体チップ1の接続をフォワード法によるワイヤ7で、2層目以上の半導体チップ2、3の接続をリバース法によるワイヤ6でそれぞれ行うことにより、第1層のワイヤ7と第2層のワイヤ6との間のクリアランスが容易に確保できるとともに、図1の形（すべてリバース法）よりもパッケージを小型化することができる。

【0071】具体的には、図3に示すように、基板4と半導体チップ1との間を接続するワイヤを比較すれば、リバース法で形成されたワイヤ6が基板4からほぼ垂直に立ち上がる形状となるのに対して、フォワード法で形成されたワイヤ7は基板4から半導体チップ1寄りに傾いて立ち上がる形状となる。そして、基板4と半導体チップ2との間を接続するワイヤを形成する時、ワイヤを導くキャピラリが基板4と半導体チップ1との間を接続するワイヤ6あるいは7に触れないように動かさなければならない。したがって、基板4と半導体チップ1との間をワイヤ7（フォワード法）によって接続した場合には、基板4と半導体チップ2との間を接続するワイヤを導くキャピラリの先端は軌跡Tfを通ることになる。一

10

20

30

40

50

方、基板4と半導体チップ1との間をワイヤ6（リバース法）によって接続した場合には、基板4と半導体チップ2との間を接続するワイヤを導くキャピラリの先端は軌跡Trを通ることになる。このように、フォワード法で形成されたワイヤの上方に、リバース法によってワイヤを形成すると、上方（リバース法）のワイヤを導くキャピラリを、下方（フォワード法）のワイヤの傾き分だけ、半導体チップ寄りに動かすことができる。加えて、基板4上のボンディングパッドの位置を距離Dだけ半導体チップ1、2寄りに詰めて配置することができる。

【0072】また、すべての接続をリバース法によるワイヤ6で行う方法（図1）と比較して、第1層のワイヤ7の基板4上でのセカンド・ボンディング時に金バンプを形成する必要があるため、その分の製造時間を短縮できるとともに、金線の消費を抑えることができる。

【0073】よって、積層される半導体チップの組み合わせで、第1層の半導体チップ1のボンディングパッドと第2層の半導体チップ2のエッジとの間のクリアランスが十分ある場合は、第1層の半導体チップ1の接続をフォワード法によるワイヤ7で行い、2層目以上の半導体チップ2、3の接続をリバース法によるワイヤ6で行うことがより望ましい。

【0074】さらに、例えば容量の異なるフラッシュメモリチップのように、同じ端子配置の半導体チップを積層する場合には、半導体チップおよび基板をボンディングパッドを揃えて積層し、中間の半導体チップのボンディングパッドを共通にして接続することができる。

【0075】具体的には、図6に示すように、第1層および第2層の半導体チップ1、2および基板4をボンディングパッドを揃えて積層し、半導体チップ1上のボンディングパッド（中間層上のボンディングパッド）8を共通にして、半導体チップ1、2間のワイヤボンディングと半導体チップ1と基板4との間のワイヤボンディングを行っている。

【0076】この場合、図4（a）に示すように、基板4と半導体チップ1の間をリバース法で接続し、半導体チップ1と半導体チップ2の間をフォワード法で接続する。その後、第3層の半導体チップ3と基板4とをリバース法で接続する。

【0077】詳細には、第一に、第1層の半導体チップ1のボンディングパッド上に金バンプ5'を形成する。第二に、基板4上のボンディングパッドに金ボール5でファースト・ボンディングを行った後、半導体チップ1のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、基板4と半導体チップ1とを接続するワイヤ6'を形成する。第三に、第2層の半導体チップ2上のボンディングパッドに金ボール5でファースト・ボンディングを行った後、半導体チップ1のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセ

カンド・ボンディングを行うことによって、半導体チップ1と半導体チップ2とを接続するワイヤ7'を形成する。最後に、第3層の半導体チップ3のボンディングパッド上に金バンプ5'を形成し、基板4上のボンディングパッドに金ボール5でファースト・ボンディングを行った後、半導体チップ3のボンディングパッド上の金バンプ5'へ金線を導き、セカンド・ボンディングを行うことによって、半導体チップ3と基板4とを接続するワイヤ6を形成する。なお、ワイヤ6'とワイヤ7'との形成順序は逆でもよい。

【0078】このように、ボンディングパッドを揃えて積層し、半導体チップ1、2および基板4を半導体チップ1のボンディングパッドを共通にして接続することにより、基板4上のボンディングパッドの数が3つから2つに削減できるため、パッケージを小型化することができる。また、半導体チップ1、2間を接続するワイヤ7'は、半導体チップ2と基板4とを直接接続するワイヤよりも短いため、製造時間を短縮できるとともに、金線の消費量を抑制でき、さらに、樹脂封止時の樹脂によるワイヤの変形（ワイヤ流れ）を防止できる点でも効果的である。

【0079】また、図4（b）に示すように、第2層および第3層の半導体チップ2、3が同じ端子配置を有する場合、半導体チップ1と基板4との間をフォワード法で接続し、半導体チップ2と基板4との間をリバース法で接続し、半導体チップ3と半導体チップ2とをフォワード法で接続する。

【0080】詳細には、第一に、第1層の半導体チップ1のボンディングパッド上に金ボール5でファースト・ボンディングを行った後、基板4上のボンディングパッドへ金線を導き、セカンド・ボンディングを行うことによって、半導体チップ1と基板4とを接続するワイヤ7を形成する。第二に、第2層の半導体チップ2のボンディングパッド上に金バンプ5'を形成する。第三に、基板4上のボンディングパッドに金ボール5でファースト・ボンディングを行った後、半導体チップ2のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、基板4と半導体チップ2とを接続するワイヤ6'を形成する。最後に、第3層の半導体チップ3のボンディングパッドに金ボール5でファースト・ボンディングを行った後、半導体チップ2のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、半導体チップ2と半導体チップ3とを接続するワイヤ7'を形成する。なお、ワイヤ6'とワイヤ7'との形成順序は逆でもよい。

【0081】このように、ボンディングパッドを揃えて積層し、半導体チップ2、3および基板4を半導体チップ2のボンディングパッドを共通にして接続することにより、基板4上のボンディングパッドの数が3つから2

10

20

30

40

50

つに削減できるため、パッケージを小型化することができる。また、半導体チップ2、3間を接続するワイヤ7'が半導体チップ3と基板4とを直接接続するワイヤよりも短いため、製造時間を短縮できるとともに、金線の消費量を抑制でき、さらに、樹脂封止時の樹脂によるワイヤの変形(ワイヤ流れ)を防止する点でも効果的である。

【0082】この場合、半導体チップ1と基板4との間をフォワード法で接続するため、リバース法で接続する構成(図4(a))と比べ、最下層の半導体チップ1の端から基板4上のボンディングパッドまでの距離Lc2が距離Lc1よりも短くなり、パッケージをさらに小型化することができる。

【0083】図5(a)~(c)に示すように、半導体チップ1、2、3が容量の異なるフラッシュメモリチップもしくはSRAM(static random access memory)等で統一されている場合、半導体チップ3と半導体チップ2とをワイヤで接続し、半導体チップ2と半導体チップ1とをワイヤで接続し、半導体チップ1と基板4とをワイヤで接続することが可能となる。

【0084】図5(a)は、第一に、半導体チップ2のボンディングパッド上に金バンプ5'を形成する。第二に、半導体チップ3のボンディングパッド上に金ボール5でファースト・ボンディングを行った後、半導体チップ2のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'にセカンド・ボンディングを行うことによって、半導体チップ3と半導体チップ2とを接続するワイヤ7'を形成する。第三に、半導体チップ1のボンディングパッド上に金バンプ5'を形成する。第四に、半導体チップ2のボンディングパッド上に形成された金バンプ5'上に金ボール5でファースト・ボンディングを行った後、半導体チップ1のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、半導体チップ2と半導体チップ1とを接続するワイヤ7'を形成する。第五に、半導体チップ1のボンディングパッド上に形成された金バンプ5'上に金ボール5でファースト・ボンディングを行った後、基板4のボンディングパッドへ金線を導き、セカンド・ボンディングを行うことによって、半導体チップ1と基板4とを接続するワイヤ7を形成する。

【0085】このように、半導体チップ1、2のボンディングパッドを共通にして接続することにより、基板4上のボンディングパッドが1つになり、パッケージをさらに小型化することができる。また、半導体チップ1、2間および半導体チップ2、3間を接続するワイヤ7、7'は、半導体チップ2と基板4および半導体チップ3と基板4とを直接接続するワイヤよりも短いため、製造時間を短縮できるとともに、金線の消費量を抑制でき、さらに、樹脂封止時の樹脂によるワイヤの変形(ワイヤ

流れ)を防止する点でも効果的である。また、ワイヤの上方にさらにワイヤを形成する必要がないため、上下のワイヤが接触する危険性がない。

【0086】ただし、半導体チップ2と半導体チップ1とを接続するワイヤ7'を形成する際、キャピラリは半導体チップ1のボンディングパッド側とは逆の方向に動くため、半導体チップ3と半導体チップ2とを接続するワイヤ7'とキャピラリもしくはワイヤとが接触する可能性がある。半導体チップ1と基板4とを接続するワイヤ7'を形成する際にも同様なことが言える。これらの接触を回避するには、半導体チップ3のボンディングパッドと半導体チップ2のボンディングパッド間の距離、半導体チップ2のボンディングパッドと半導体チップ1のボンディングパッド間の距離を十分に取り、半導体チップ2および半導体チップ1のボンディングパッドからのワイヤ7'の立ち上がりを経やかにする必要がある。そのため、積層される半導体チップの組み合わせの制約が大きくなる。

【0087】図5(b)は、第一に、半導体チップ2のボンディングパッド上に金バンプ5'を形成する。第二に、半導体チップ3のボンディングパッド上に金ボール5でファースト・ボンディングを行った後、半導体チップ2のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、半導体チップ3と半導体チップ2とを接続するワイヤ7'を形成する。第三に、半導体チップ1のボンディングパッド上に金バンプ5'を形成する。第四に、基板4のボンディングパッド上に金ボール5でファースト・ボンディングを行った後、半導体チップ1のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、基板4と半導体チップ1とを接続するワイヤ6を形成する。第五に、半導体チップ2のボンディングパッド上に形成された金バンプ5'上に金ボール5でファースト・ボンディングを行った後、半導体チップ1のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、半導体チップ2と半導体チップ1とを接続するワイヤ7'を形成する。なお、半導体チップ2と半導体チップ1とを接続するワイヤ7'と、半導体チップ1と基板4とを接続するワイヤ6との形成順序は逆でもよい。

【0088】このように、半導体チップ1、2のボンディングパッドを共通にして接続することにより、基板4上のボンディングパッドが1つになり、パッケージをさらに小型化することができる。また、半導体チップ1、2間および半導体チップ2、3間を接続するワイヤ7'は、半導体チップ2と基板4および半導体チップ3と基板4とを直接接続するワイヤよりも短いため、製造時間を短縮できるとともに、金線の消費量を抑制でき、さらに、樹脂封止時の樹脂によるワイヤの変形(ワイヤ流

れ)を防止する点でも効果的である。また、ワイヤの上方にさらにワイヤを形成する必要がないため、上下のワイヤが接触する危険性がない。

【0089】ただし、半導体チップ2と半導体チップ1とを接続するワイヤ7'を形成する際、キャピラリは半導体チップ1のボンディングパッド側とは逆の方向に動くため、半導体チップ3と半導体チップ2とを接続するワイヤ7'とキャピラリもしくはワイヤとが接触する可能性がある。これらの接触を回避するには、半導体チップ3のボンディングパッドと半導体チップ2のボンディングパッドとの間の距離を十分に取り、半導体チップ2のボンディングパッドからのワイヤ7'の立ち上がりを緩やかにする必要がある。そのため、積層される半導体チップの組み合わせの制約が大きくなる。

【0090】図5(c)は、第一に、半導体チップ2のボンディングパッド上に金バンプ5'を形成する。第二に、半導体チップ3のボンディングパッド上に金ボール5でファースト・ボンディングを行った後、半導体チップ2のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、半導体チップ3と半導体チップ2とを接続するワイヤ7'を形成する。第三に、半導体チップ1のボンディングパッド上に金バンプ5'を形成する。第四に、基板4のボンディングパッド上に金ボール5でファースト・ボンディングを行った後、半導体チップ1のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、半導体チップ1と基板4とを接続するワイヤ6を形成する。第五に、半導体チップ1のボンディングパッド上に形成された金バンプ5'上に金ボール5でファースト・ボンディングを行った後、半導体チップ2のボンディングパッド上の金バンプ5'へ金線を導き、金バンプ5'上にセカンド・ボンディングを行うことによって、半導体チップ2と半導体チップ1とを接続するワイヤ6'を形成する。

【0091】このように、半導体チップ1, 2のボンディングパッドを共通にして接続することにより、基板4上のボンディングパッドが1つになり、パッケージをさらに小型化することができる。また、半導体チップ1, 2間および半導体チップ2, 3間を接続するワイヤ6', 7'は、半導体チップ2と基板4および半導体チップ3と基板4とを直接接続するワイヤよりも短いため、製造時間を短縮できるとともに、金線の消費量を抑制でき、さらに、樹脂封止時の樹脂によるワイヤの変形(ワイヤ流れ)を防止する点でも効果的である。また、ワイヤの上方にさらにワイヤを形成する必要がないため、上下のワイヤが接触する危険性がない。

【0092】この場合、半導体チップ2と半導体チップ1とを接続するワイヤ6'を形成する際、キャピラリは半導体チップ2のボンディングパッド側とは逆の方向に

動くが、半導体チップ1のボンディングパッドからのワイヤ6の立ち上がりが緩やかであるため、半導体チップ1と基板4とを接続するワイヤ6とキャピラリもしくはワイヤとが接触する可能性が少ない。よって、図5

(a), (b)に比べ、積層される半導体チップの組み合わせの制約は小さい。

【0093】上記のように、中間層のボンディングパッドを共通にして接続する構造は、同じ端子配置の半導体チップ間の接続に適用すると、より効果的である。例えば、端子配置が同じで容量の異なるフラッシュメモリチップ(半導体チップ1, 2がフラッシュメモリ、半導体チップ3がSRAMである多層半導体装置)に適用すると、第1層および第2層の半導体チップ間の接続を図6のようにワイヤボンディングできる。

【0094】ここで、例えば図7(a)および図7(b)に示すように、本実施の形態に係る半導体装置(図1, 図2, 図4(a)(b), 図5(a)(b)(c))は、基板4の下に半田ボールがアレー状に配設されたボールグリッドアレー9を形成し、封止樹脂10によってモールドして、パッケージ化することができる。なお、図7(a)および図7(b)は、それぞれ図4(a)および図4(b)に示した半導体装置を例である。

【0095】このように、上記半導体装置の構造は、特に、CSP(chip size package)のようなほぼチップサイズにまで小型化された半導体装置で、より効果的となる。

【0096】また、積層する半導体チップの組み合わせによっては、例えば細長い半導体チップがあるため、それを最下層に置くとそのボンディングパッドが上層の半導体チップで隠される場合がある。すなわち、この場合、図8に示すように、半導体装置は第2層の半導体チップ2'が第1層の半導体チップ1からはみ出す部分(オーバーハング部分)を有する構造になる。

【0097】この点、本実施の形態に係る半導体装置のボンディング方法は、オーバーハング部分上のボンディングパッドにもボンディングが可能であるため、オーバーハング部分が生じるような半導体チップの組み合わせも採用することができる。

【0098】以上のように、本実施の形態に係る半導体装置およびその製造方法によれば、パッケージを小型化するとともに、ワイヤ間のクリアランスを十分に確保でき、かつ積層される半導体チップの組み合わせの制約を小さくすることができる。

【0099】なお、本実施の形態は本発明の範囲を限定するものではなく、本発明の範囲内で種々の変更が可能である。特に、本実施の形態では、基板上に半導体チップが三層積層された半導体装置について説明したが、それ以上に積層された場合にも本発明を適用できることはいうまでもない。

【0100】また、以上のように、本実施の形態に係る半導体装置のワイヤボンディング方法は、ボールボンディング法を用いて二層以上積層された半導体チップ（多層半導体チップ）と基板とをワイヤボンディングするに際し、半導体チップと基板とをワイヤボンディングする方法としてリバース法、すなわち基板上のボンディングパッドにワイヤをファースト・ボンディングし、半導体チップ上のボンディングパッドにセカンド・ボンディングすることもできる。

【0101】上記の半導体装置のワイヤボンディング方法は、三層積層された半導体チップと基板とをワイヤボンディングするに際し、第1層の半導体チップと基板とをフォワード法により、第2層、第3層の半導体チップと基板とをリバース法により接続することもできる。

【0102】上記の半導体装置のワイヤボンディング方法は、リバース法を用いた半導体チップのボンディングパッド上に金バンプを形成し、セカンド・ボンディングしてもよい。

【0103】上記の半導体装置のワイヤボンディング方法は、半導体チップのボンディングパッド上に金バンプを形成し、その金バンプ上にリバース法によるセカンド・ボンディングと、フォワード法によるセカンド・ボンディングとを行うこともできる。

【0104】上記の半導体装置のワイヤボンディング方法は、基板上に半導体チップが積層された半導体装置の製造方法において、基板および半導体チップをワイヤボンディングにより接続する工程中に、基板および半導体チップからなる複数層のうち、すべてのワイヤボンディングは最下層の基板にファースト・ボンディングした後、半導体チップのボンディングパッドにセカンドボンディングして、接続することもできる。

【0105】上記の半導体装置のワイヤボンディング方法は、基板上に半導体チップが積層された半導体装置の製造方法において、基板および半導体チップをワイヤボンディングにより接続する工程中に、基板および半導体チップからなる複数層のうち、最下層の基板とそのすぐ上の半導体チップとの接続は、半導体チップにファースト・ボンディングした後、基板にセカンド・ボンディングし、基板と他の半導体チップとの接続は、基板にファースト・ボンディングした後、半導体チップにセカンド・ボンディングして、接続することもできる。

【0106】さらに、本実施の形態に係る半導体装置は、ボールボンディング法を用いて多層半導体チップと基板とをワイヤボンディングするに際し、すべての半導体チップと基板とをリバース法を用いてボンディングされた構造であってもよい。

【0107】上記半導体装置は、ボールボンディング法を用いて三層の半導体チップと基板とをワイヤボンディングするに際し、第1層の半導体チップと基板とをフォワード法により、第2層、第3層の半導体チップと基板

とをリバース法によりボンディングされた構造を有していてもよい。

【0108】上記半導体装置は、ボールボンディング法を用いて三層の半導体チップと基板とをワイヤボンディングするに際し、第2層の半導体チップと第1層の半導体チップとをフォワード法を用いてボンディング、基板と第1層の半導体チップとをリバース法を用いてボンディング、基板と第3層の半導体チップとをリバース法を用いてボンディングされた構造を有していてもよい。

【0109】上記半導体装置は、ボールボンディング法を用いて三層の半導体チップと基板とをワイヤボンディングするに際し、第1層の半導体チップと基板とをフォワード法を用いてボンディング、基板と第2層の半導体チップとをリバース法を用いてボンディング、第3層の半導体チップと第2層の半導体チップとをフォワード法を用いてボンディングされた構造を有していてもよい。

【0110】上記半導体装置は、チップ・サイズ・パッケージ（CSP）構造を有していてもよい。

【0111】上記半導体装置は、上層の半導体チップが下層の半導体チップよりはみ出した構造（オーバーハング部分）を有していてもよい。

【0112】上記半導体装置は、多層半導体チップを積層するに際し、同じ端子配置の半導体チップが上下に隣接して積層された半導体チップの組を有する構造であってもよい。

【0113】また、上記半導体装置の製造方法は、上記基板とそのすぐ上の上記半導体チップとを、該基板上のボンディングパッドにワイヤをファースト・ボンディングした後、該半導体チップ上のボンディングパッドにワイヤをセカンド・ボンディングして、接続する工程と、該基板とその他の上記半導体チップとを、該基板上のボンディングパッドにワイヤをファースト・ボンディングした後、該半導体チップ上のボンディングパッドにワイヤをセカンド・ボンディングして、接続する工程とを含んでもよい。

【0114】また、上記半導体装置の製造方法は、上記バンプを上記ボンディングパッドに押しつぶす工程を含んでもよい。

【0115】また、上記半導体装置は、上記の基板とそのすぐ上の上記半導体チップとは、該基板上のボンディングパッドがワイヤでファースト・ボンディングされた後、該半導体チップ上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されており、該基板とその他の上記半導体チップとは、該基板上のボンディングパッドがワイヤでファースト・ボンディングされた後、該半導体チップ上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されている構成であってもよい。

【0116】また、上記半導体装置は、上記バンプが上記ボンディングパッド上に押しつぶされている構成であ

ってもよい。

【0117】

【発明の効果】本発明の半導体装置の製造方法は、以上のように、基板上に半導体チップが積層された半導体装置の製造工程において、基板および半導体チップをボールボンディング法によるワイヤボンディングにより接続する工程中に、基板および半導体チップからなる複数層のうちの異なる二層を、該二層のうちの下層上のボンディングパッドにワイヤをファースト・ボンディングした後、該二層のうちの上層上のボンディングパッドにワイヤをセカンド・ボンディングして、接続する工程を含んでいる方法である。

【0118】また、本発明の半導体装置は、以上のように、基板および該基板上に積層された半導体チップがボールボンディング法によるワイヤボンディングによって接続されてなる半導体装置であって、基板および半導体チップからなる複数層のうちの異なる二層は、該二層のうちの下層上のボンディングパッドがワイヤでファースト・ボンディングされた後、該二層のうちの上層上のボンディングパッドがワイヤでセカンド・ボンディングされて接続されている構成である。

【0119】それゆえ、基板および半導体チップからなる複数層のうちの異なる二層のワイヤボンディングを下層上のボンディングパッドから上層上のボンディングパッドへワイヤを形成するリバース法で行うことによって、リバース法とはワイヤの形成方向（順序）が逆であるフォワード法よりも、ワイヤ長が長くてもワイヤ高を低く抑えて安定したボンディングが可能となる。また、ファースト・ボンディングの部位からワイヤがほぼ垂直に立ち上がることから、ワイヤ間のクリアランスが確保し易い。また、ワイヤに肩状の屈曲をもたせるために、ファースト・ボンディング時にキャピラリが半導体チップとは逆の方向に動く必要があるが、この方向には半導体チップ（上層）がないので基板（下層）上のボンディングパッドを詰めて配置することができる。

【0120】また、半導体チップへセカンド・ボンディングする際、キャピラリが隣接する上層の半導体チップの方向に流されることなく垂直に移動するため、セカンド・ボンディングする半導体チップのボンディングパッドと隣接する上層の半導体チップのエッジとの間のクリアランスを小さくでき、積層する半導体チップの組み合わせへの制約を小さくすることができる。

【0121】したがって、積層された半導体チップと基板との接続の際に、ボールボンディング法およびリバース法を用いることにより、パッケージを小型化するとともに、ワイヤ間のクリアランスを十分に確保でき、かつ、積層される半導体チップの組み合わせの制約を小さくすることができるという効果を奏する。

【0122】本発明の半導体装置の製造方法は、以上のように、さらに、上記の基板および半導体チップからな

る複数層のうちの異なる三層を、その中間層のボンディングパッドを共通にしてワイヤボンディングにより接続する方法である。

【0123】また、本発明の半導体装置は、以上のように、さらに、上記の基板および半導体チップからなる複数層のうちの異なる三層は、該三層のうちの中間層のボンディングパッドを共通にしてワイヤボンディングにより接続されている構成である。

【0124】それゆえ、さらに、半導体チップおよび基板からなる複数層のうちの異なる三層を中間層のボンディングパッドを共通にして接続することによって、基板上のボンディングパッドの数を3つから2つに削減できるため、パッケージを小型化することができるという効果を奏する。また、上記三層のうちの最上層と中間層とを接続するワイヤが最下層と最上層とを直接接続するワイヤよりも短いため、製造時間を短縮できるとともに、ワイヤ材の消費量を抑制でき、さらに、樹脂封止時のワイヤの変形を防止することができるという効果を奏する。加えて、ワイヤの上方にさらにワイヤを形成する必要があるため、上下のワイヤが接触する危険性がないという効果を奏する。

【図面の簡単な説明】

【図1】本発明の一実施の形態に係る半導体装置の構成の概略を示す説明図である。

【図2】本発明の一実施の形態に係る半導体装置の他の構成の概略を示す説明図である。

【図3】図2に示した半導体装置の説明図である。

【図4】同図（a）、（b）は、それぞれ本発明の一実施の形態に係る半導体装置のさらに他の構成の概略を示す説明図である。

【図5】同図（a）、（b）、（c）は、それぞれ本発明の一実施の形態に係る半導体装置のさらに他の構成の概略を示す説明図である。

【図6】図4（a）、（b）および図5（a）、（b）、（c）に示した半導体装置の説明図である。

【図7】同図（a）、（b）は、それぞれ図4（a）、（b）に示した半導体装置をチップ・サイズ・パッケージに構成した場合の説明図である。

【図8】図1に示した半導体装置の説明図である。

【図9】同図（a）、（b）は、従来の半導体装置の構成の概略を示す説明図である。

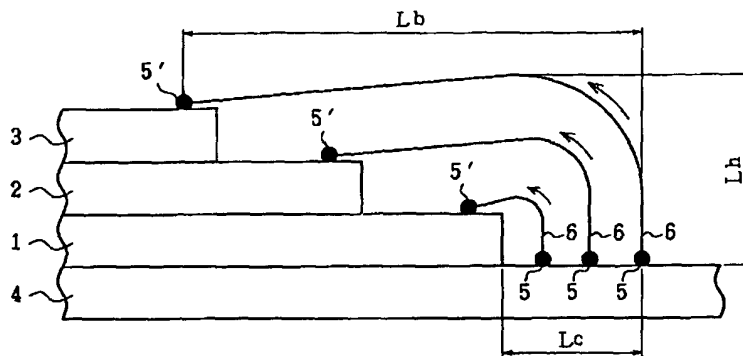
【図10】従来の半導体装置の製造工程上の制約を示す説明図であり、同図（a）はキャピラリと上層の半導体チップ端との接触、同図（b）はワイヤと上層の半導体チップ端との接触を示す。

【符号の説明】

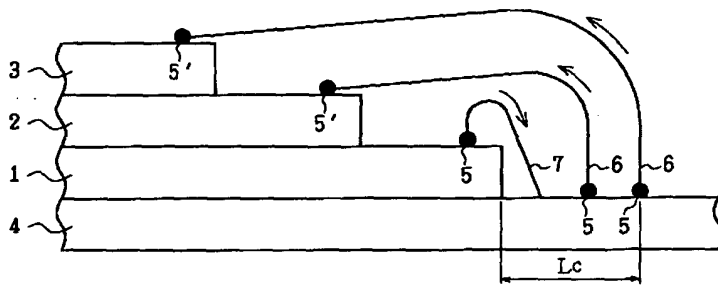
- 1, 2, 3 半導体チップ
- 4 基板
- 5' 金バンプ（バンプ）
- 6, 6', 7, 7' ワイヤ

8 ボンディングパッド (中間層上のボンディングパッド)

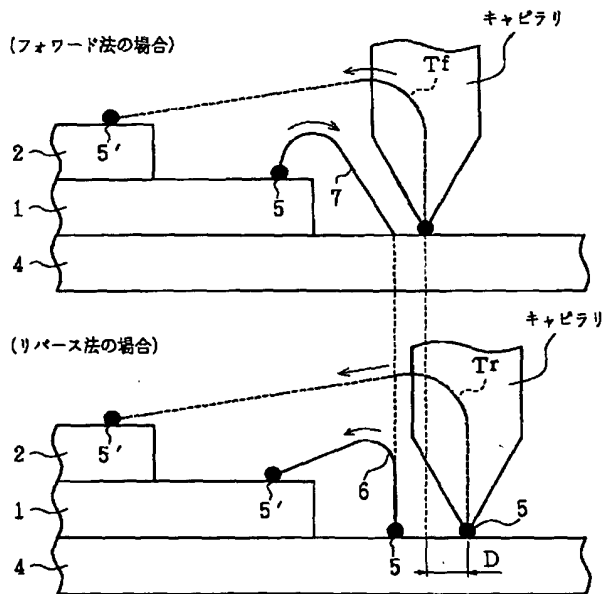
【図1】



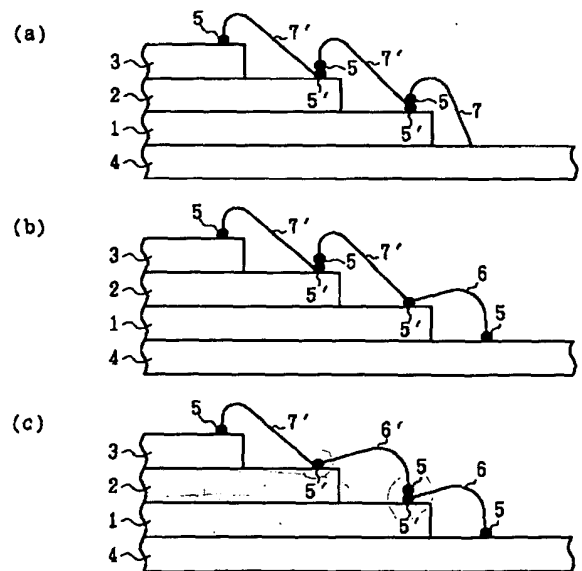
【図2】



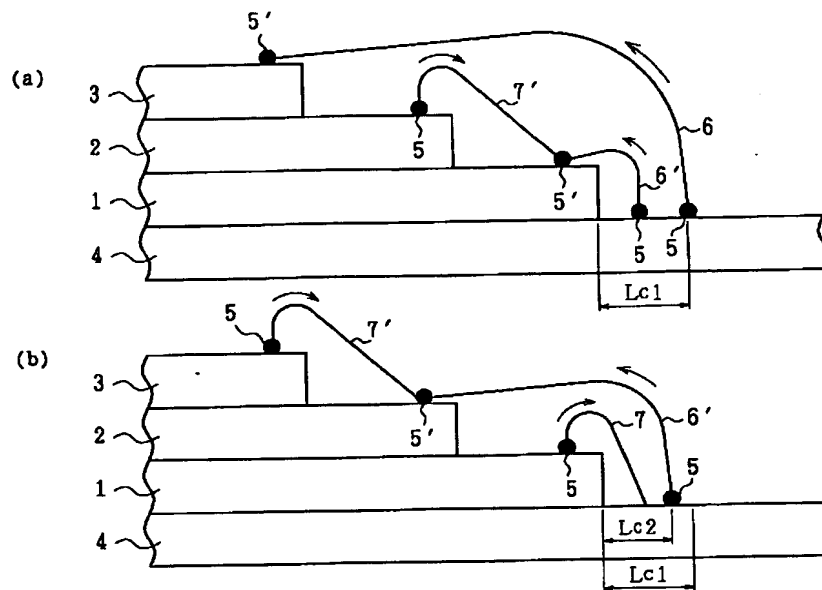
【図3】



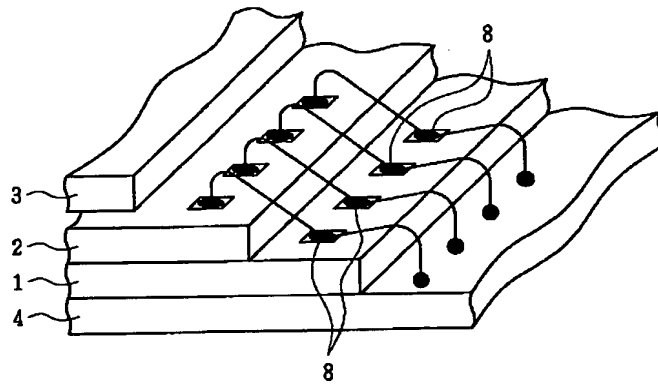
【図5】



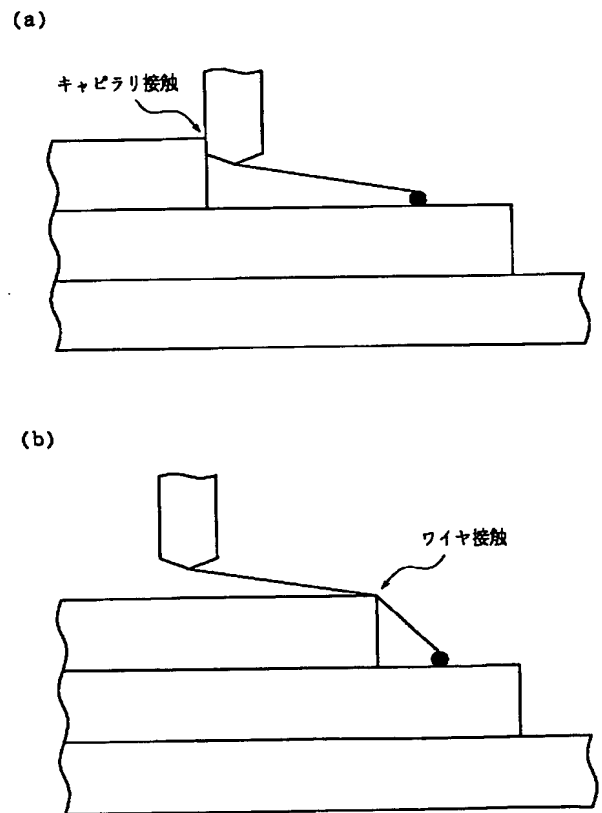
【図4】



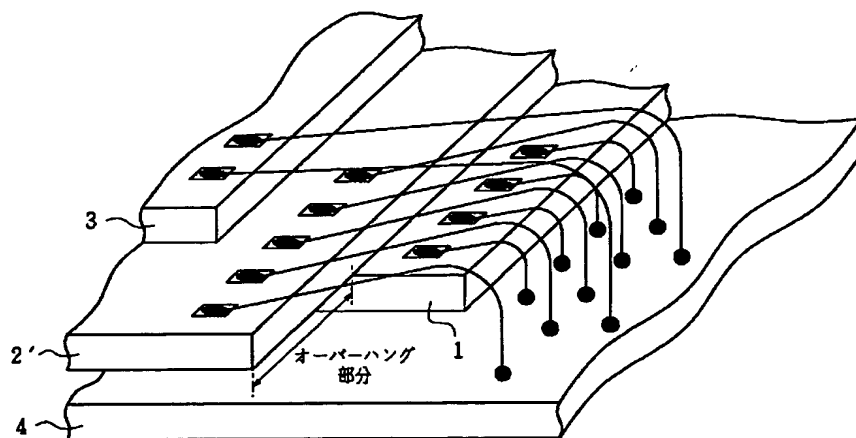
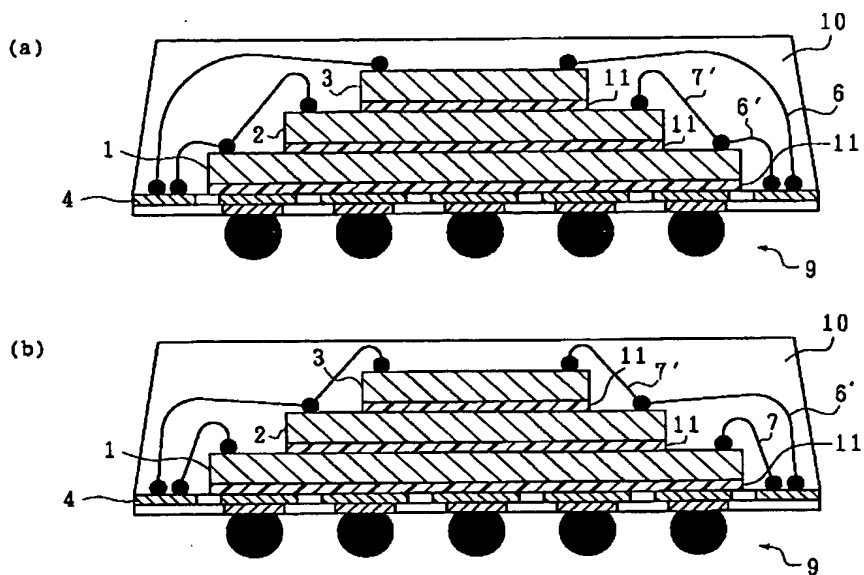
【図6】



【図10】

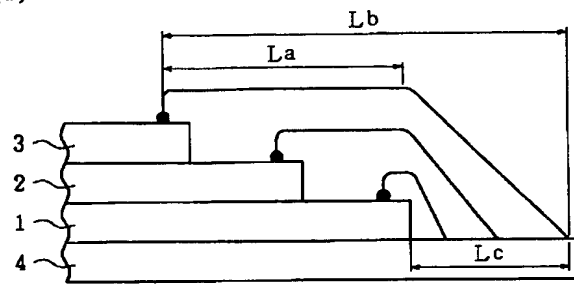


【图 8】



【図9】

(a)



(b)

